

エレクトロニクス業界の潮流

6月5日から9日までDAC2011 (Design Automation Conference 2011)が、米国カリフォルニア州 San Diego コンベンションセンターで開催された。米国で開催されるエレクトロニクス製品の設計自動化に関する世界最大の学会と展示会である。世界中から学会業界の関係者が多数集まるため、EDA標準に深く関る筆者としては、各団体組織の活動状況を短期間に知りえる良い機会となっている。また、年に一度の定点観測という意味でEDA業界を含むエレクトロニクス業界の潮流を直接肌で感じることができる貴重な場所となっている。

今回基調講演、フォーラム、パネルセッションに参加し、エレクトロニクス業界の現況と今後のトレンドを把握することができた。特に筆者の印象に残る5人の業界リーダーのメッセージを共有したい。

- EDA アナリスト Gary Smith 氏: 長く厳しい景気後退は終わった。2011年のEDA売上げはリーマンショック以前レベルの50億ドルに回復し、今後は上昇基調で2015年には60億ドルに到達する。(The Great Recession is over. EDA industry revenues to reach 4.98B\$ in 2011, just slightly over the 4.84B\$ in 2007. And it's all uphill from here, reaching over 6B\$ in 2015.)
- キャピタリスト Lucio Lanza 氏: EDA産業はIC開発コストを抑え収益を上げることができる設計生産性を飛躍的に改善する設計ツールを開発する責任がある。今はバリューチェーンがシステムメーカーにシフトしている。EDA is responsible for developing the design tools that enables the IC design process at a design cost that allows the ecosystem to operate at a profit. There is a looming profitability gap among IC and system companies.
- キーノート講演者 Lisa Su 氏: 現在のコンピュータ中心の世界から、組み込み機器の世界、すなわち、全ての物が繋がる世界に移行する。マルチコアのアーキテクチャはここ数年の重要なイノベーションの代表例である。マルチコア構成のSoC開発プロジェクトは開発コストの70%はソフトウェア開発である。What's coming up next is an internet of things, an embedded world, from a compute centric world. Multi-core architectures represent the most significant innovation within the past five years in the embedded world. 70% of a multi-core project cost is software.
- キーノート講演者 Gadi Singer 氏: エレクトロニクス産業での協力が今ほど求められている時代はない。共同作業、標準化と守備範囲を拡大したEDAベンダーにより、全体シス

テム、ソフトウェアとシリコン相互間の最適化を実現する全体論的手法を開発すべきである。Industry cooperation to develop a holistic approach that provides cross-optimized development of the overall system, the software and the silicon through collaboration, standards, or EDA companies expanding beyond their current focus on silicon.

- NASCUG 講演者 David Black 氏：エレクトロニクス産業は、拡充したスキルセットを有する新しいタイプのエンジニアを求めている。ハードウェア知識とソフトウェアスキル、そしてトランザクションモデル手法が、仮想開発プラットフォームによるハードウェア開発だけでなく、ソフトウェア開発にも益々重要になる。Electronic industry is calling for an engineer having hardware knowledge, software skill and SystemC TLM2.0. Model skills are getting more important for not only hardware development but also software development under virtual platform based methodology.

2008年のリーマンショックに始まった大きな景気後退は終わり、回復から成長基調の真只中、設計生産性を抜本的に改善するEDA技術イノベーションが強く求められている。この技術は従来のシリコンだけを対象とするのではなく、ソフトウェアと全体システムの最適化を狙いすべきである。また、この変化に伴いモデル化手法等のスキルセットを拡充した新しいタイプの設計者が要請される。今回のDACは、次の10年を見据える上で重要なターニングポイントとなるのではと考える。

EDA標準化動向

今回参加したイベントは、OSCI 後援の NASCUG(北米 SystemC ユーザグループ会議)との Accellera 主催のUVMセミナー(Universal Verification Methodology)である。3月開催の DVCon2011 での 2つのEDA標準化団体の連携強化とさらに統合化の可能性を報告したが、DAC期間中は何も報道がなかった。(帰国後6月22日に年内統合化のプレスリリースがあった。フロントエンドEDA標準を唯一の団体で検討するのは至極当然の流れである。)また、IEEE DA 標準委員会(Design Automation Standards Committee)のキーマンとの会合を持ち最新のEDA標準化動向を聞いた。さらに恒例となった Mentor 社主催の第9回 ESL シンポジウムに参加したので、これらを報告する。

1. NASCUG(北米 SystemC ユーザグループ会議)

6月6日午前中にOmniホテルで開催された。SystemCのユーザグループは、北米、欧州、日本を中心に組織化され世界各地域で定期的開催している。米国では DVCon と DAC に併せて開催している。内容は OSCI 活動状況の報告とユーザの技術発表という構成になっている。日本でも7月15日に SystemC ジャパンが新横浜で開催が予定されている。

OSCI役員のStan Krolikoski氏から6つの Working Group 活動状況報告があった。今年5月に投票を完了した SystemC IEEE1666-2011 が 9/09 の RevCon で承認の見通しとである。これで Language WG と TLM WG は一段落した。AMS WG と CCI WG の活動活発であり、合成 WG は大きな変化はなかった。

- Analog/Mixed-Signal Working Group (AMSWG)
- Configuration, Control and Inspection Working Group (CCIWG)
- Language Working Group (LWG)
- Synthesis Working Group (SWG)
- Transaction-Level Modeling Working Group (TLMWG)
- Verification Working Group (VWG)

AMS WG 主査 Barnasconi 氏(NXP)と話しをした。欧州は普及に向け活発であるが、それ以外での仲間作りに苦労している。日本でのイベントを検討しているとのことであった。CCI WG は公開レビューに向けてドラフト標準を準備中であり、内容は LRM と機能説明の具体例である。また、UVM が TLM2.0 を採用している事情で、DAC での UVM1.1 がリリースされたと紹介があった。2月リリースの 1.0 メンテナンス版である。ユーザ発表は 5 件で、UVM と関連した検証が 2 件、CCI が 1 件、ソフト開発が 1 件、TLM2.0 チュートリアルが 1 件であった

- SystemC IP Generation from Graphics and Verification with a UVM

SystemVerilog Testbench

Laurent Isenegger, CoFluent

- Closure of SystemC Designs with Functional Coverage

Christoph Kuznik University of Paderborn

- Standard Methodology for Configuration, Control & Inspection of Models

Girish Verma, CircuitSutra Technologies

- Software Verification, Analysis and Profiling on SystemC TLM-2.0 Virtual Platforms

Simon Davidmann, Imperas Software

- TLM-2.0: Miracle Cure or Snake Oil?

David Black, XtremeEDA

2. Accellera主催UVMセミナー

従来 EDA 標準のプレスリリースは、EDA ベンダーの新製品発表と同様に6月開催の DAC を目標に進めていたが、今後はその慣例には嵌らない動きとなる。特に SoC フロントエンド設計に関する標準は、標準化団体の Accellera と OSCI が年内統合に向けて動き出したこともあり、3月開催の Accellera 主催する DVCon にその場を移すと考えられる。今年2月に UVM1.0 がリリースされ DVCon2011 に多くの関連イベントが開催された。今回の DAC では小規模メンテナンス版である UVM1.1 がリリースされたが、これ自身は余り話題に上らなかった。

UVM に関するイベントは、6/07 朝の Accellera 主催 UVM イベント、6/05 午前中の UVM 有料ワークショップと 6/08 昼の Doulos 社主催 UVM チュートリアルが開催され満員の盛況であった。検証手法の潮流が UVM に傾き、検証に関心のある設計者が多く参加したと考えられる。

Accellera 主催 UVM セミナー 6月7日朝コンベンションセンターで開催された。DAC ゼネラルセッション前の午前7時開始にも関わらず、200人ほどが参加した。Boeing 社の Larry Ching 氏と AMD 社の Warren Stapleton 氏が登壇し、自社の UVM 採用に至る経緯と UVM 導入による経験から UVM への要望をそれぞれ述べた。

Boeing 社は、2006 年までに Verilog と VHDL の両設計言語による社内共通の検証環境を整備した。2008年に検証言語として SystemVerilog を導入し、OVM への移行を行った。2011年2月の UVM1.0 リリース後、OVM から UVM への環境の変換を行っているという。この作業を通して、混乱を招く Phasing のコンセプトを整理すること、Sequence と Scoreboard の例題による使用方法を多く記載すること、等の要望事項が述べられた。

AMD 社は早くから UVM を導入していると知られている。2008年に社内共通の検証環境を OVM での構築を開始し立ち上げた。2010年から UVM への変換を早期着手し、2011年現在では、検証環境のコア部分は既に UVM に切り替えを完了しているという。但し、検証環境は UVM が対象とする Random テスト自動発生による CDV (Coverage Driven Verification) だけではない。現在 UVM が対応していない Assertion 制御等を今後どう対応し、統合的な検証環境とするかという問題提起があった。

3. IEEE 標準化動向

EDA 標準化作業を進める IEEE DA 標準委員会 (DASC: Design Automation Standards Committee) の DASC 委員長であり、最も活発な活動を進めている P1666-WG (SystemC) の主査を兼任する Stan Krolkoski (米 Cadence Design Systems, Inc.) に会い、標準化の最新情報を聞いた。

IEEE 標準規格は年間4回行われる Review Committee(通称 RevCon)で審議され最終承認される。DASC が統括するWG関連では、P1647 (e 言語)と P1734 (Quality IP)が 6月開催の RevCon で承認された。e 言語はベースクラスライブラリによる検証手法の草分け的存在であり、依然として利用者が多いことが理解できる。また、Quality IP はシリコンIPに関する標準化を進めた VSIA から IEEE が移管されたものである。9月開催の RevCon の議題には P1666-2011 (SystemC)は挙がっており、最終承認される見込みである。

P1800 WGは、2012 年末を目標に System Verilog 改訂作業を進めている。現在改訂内容の大枠を決める July Draft に注力しているが、9月に遅延する見込みである。JEITA System Verilog ワーキンググループはこの改訂作業に積極的に参画しており、産業界の意見反映を行っている。

また Power Format は 2009 年に Accellera が提案した UPF(Unified Power Format)をベースに IEEE 標準規格となったが、依然として Si2 が推進する DeFacto 標準の CPF(Common Power Format)との確執があり、ユーザから Interoperability への強い要望が寄せられていた。今年になり Power Format 改訂を進める P1801 WG (Low Power)は、Si2 がメンバーになったことで2つのフォーマットの Interoperability に向けて検討が進んでおり、雪解けの様相である。

設計検証言語標準化の進め方が進化したと筆者は考える。最近の高度化する設計手法と検証手法を支援し普及するには設計言語だけでは不十分であるからである。SystemC と TLM2.0、また System Verilog と UVM1.0 のように、言語と方法論・モデル化を併せて検討する。ベースクラスライブラリによる実証実験を通じて、課題を積み上げ整理し、言語ないしはモデル化の改良に繋げるという標準化プロセスに変化してきたと感ずる。すなわち標準化活動は、言語と方法論・モデル化をセットで検討し、意見反映をすることになる。

System Verilog IEEE P1800-2010 の改訂作業では、Accellera の VIP-TSC が進める UVM と UCIS (Unified Coverage Interoperability Standard) WG と連携を取りながら活動を進めている。IEEE での SystemC 次期改定は未定であるが、OSCI での CCI WG の進捗に深く依存すると考えられる。

4. 第9回ESLシンポジウム

ESL(Electronic System Level)という言葉が耳に馴染めなかった 2003 年の第1回から DACにおける定番イベントして毎年開催し、今回第9回を数えることとなった。当初はRTLより上位レベル(Above RTL)という意味でしかなく、動作レベル、機能レベル、アーキテクチャレベル等との関連も曖昧模糊としていたという感想を持つ。現在では上流工程からRTLまで至る設計フローと設計メソドロジーが整理され、市場に投入されるESL設計ツールの位置付けも以前に比べて容易に理解できるようになった。アナリストGary Smithが果たした役割は大きく、彼が ESL Wallchart で定義する最新の ESL 設計ツールは大きく4つのカテゴリに分類される。すなわち、System Design Automation、Electronic System Level、Architectural Design と ESL Verification である。また、EDA 業界団体の EDAC が四半期毎に発表するEDA市場規模情報(Market Statistics Service)でも CAE ツールカテゴリ中に ESL Design, Synthesis and Verification という項目があり、一製品分野として認知されている。

第9回シンポジウムは6月7日昼に開催された。従来はEDAベンダー、IPベンダーと半導体ベンダーから技術エキスパートがパネリストとして登壇したが、今回は各社の経営幹部が登壇した。モデレータは Mentor 社 CEO の Wally Rhines が務め、5人のパネリストが登壇した。

Intel - Gadi Singer

Vice President, Intel Architecture Group

General Manager, System-on-Chip Enabling Group, Intel

ARM - John Goodenough

Vice President of Design Technology and Automation

Freescale - Ken Hansen

Sr. Fellow, Vice President and Chief Technology Officer

STMicroelectronics - Philippe Magarshack

Group Vice-President, Technology R&D

General Manager, Central CAD and Design Solutions

Mentor Graphics - Simon Bloch

Vice President and General Manager, ESL/HDL Design and Synthesis Division

以上